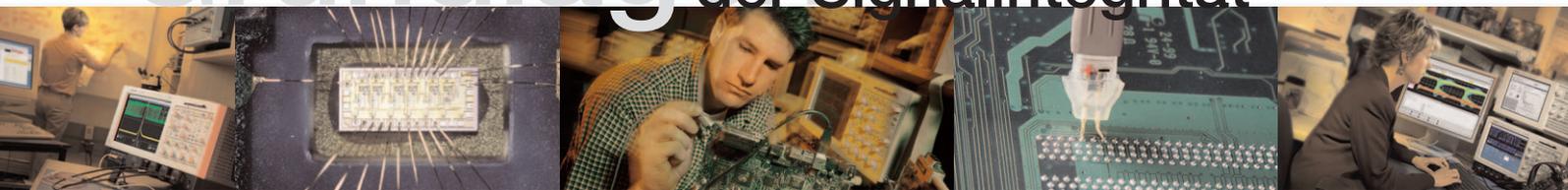


Grundlagen der Signalintegrität

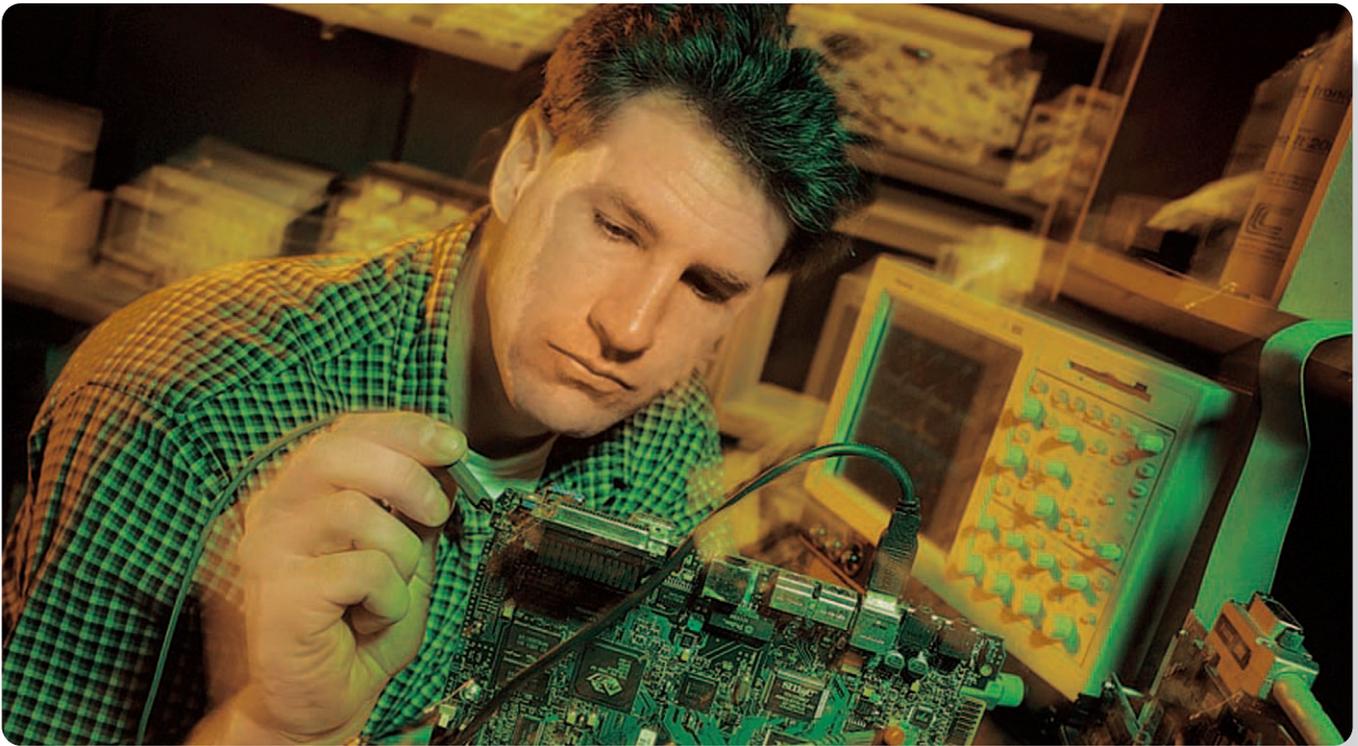


Inhaltsverzeichnis

Einleitung -----	4	Anwendungsbeispiele -----	22
Was ist Signalintegrität?	4		
Digitaltechnologie -----	5	Anwendungsbeispiele -----	22-25
Digitaltechnologie und das Informationszeitalter	5	Zusammenfassung -----	26
Technische Übersicht -----	6-7	Support von Tektronix -----	27
Schaltkreisentwicklung mit Konzepten der Signalintegrität	6-11		
Lösungen zur Überprüfung -----	12		
Anforderungen zur Überprüfung der Signalintegrität	12		
Erkennen von digitalen Fehlern mit Hilfe von Logikanalysatoren	13		
Tastkopflösungen für Logikanalysatoren	14		
Entdecken von analogen Verzerrungen mit Hilfe von Digitaloszilloskopen	15-16		
Tastkopflösungen für Oszilloskope	17		
Warum die Oszilloskopbandbreite so wichtig ist integrierte Logikanalysatoren und Oszilloskope	18-19		
zur Aufdeckung von Signalintegritätsproblemen	20		
Jitter-Analyse Software vereinfacht komplexe Messungen	21		

Grundlagen der Signalintegrität

► Leitfaden



Was ist Signalintegrität?

Die traditionelle Definition des Begriffes „Integrität“ bedeutet „vollständig und unbeeinträchtigt“. Ein digitales Signal mit guter Integrität weist folglich klare und schnelle Übergänge, gültige Logikpegel und eine präzise Zeitplatzierung auf und ist frei von Transienten. Aus Gründen, die hier näher erläutert werden sollen, wird es immer schwieriger, vollständige und unbeeinträchtigte Signale in Digitalsystemen zu erzeugen und aufrechtzuerhalten. Für Systementwickler stellt die digitale Signalintegrität ein dringliches Problem dar.

Dieser Leitfaden soll einen Einblick in die Ursache, Charakteristika, Auswirkungen und Lösungen für Probleme vermitteln, die mit der Signalintegrität in digitalen Systemen in Zusammenhang stehen.

Digitaltechnologie und das Informationszeitalter

Den PC in seiner jetzigen Form gibt es erst seit zwanzig Jahren, und vor knapp 15 Jahren tauchten die ersten Mobiltelefone auf. Über diesen ganzen Zeitraum hinweg ist ein Trend immer gleich geblieben: Die Nachfrage nach immer mehr Funktionen und Leistungen, und die Bandbreite, die hierfür erforderlich ist. PC-Anwender der ersten Generation, die sich früher über die Leistung einer einfachen Tabellenkalkulation gefreut haben, verlangen heutzutage ganz selbstverständlich Grafiken, Audio und Video. Mobiltelefonbesitzer, die früher froh waren, überhaupt schnurlos telefonieren zu können, wollen heute mit ihren Handys Textnachrichten verschicken und empfangen, Aktienkurse abrufen, im Internet surfen und vieles mehr.

Unternehmen, Behörden und Privatpersonen auf der ganzen Welt hängen mittlerweile von all diesen neuen Funktionen und Inhalten und deren schneller und zuverlässiger Bereitstellung ab. Der Begriff „Informationszeitalter“ wurde geprägt, um die miteinander verwobene, voneinander abhängige, auf Daten angewiesene Kultur von heute zu beschreiben.

Die Nachfrage nach Informationen wurde durch eine laufende Kette von technologischen Durchbrüchen auf dem Gebiet der Halbleiter, PC-Busarchitekturen, Netzwerkinfrastrukturen und digitalen Funkkommunikation erfüllt. Bei PCs (und insbesondere bei der als Server bezeichneten PC-Sonderklasse) hat die Prozessorgeschwindigkeit mittlerweile den mehrfachen GHz-Bereich erreicht. Der Speicherdurchsatz und die internen Busgeschwindigkeiten sind ebenfalls entsprechend gestiegen.

Mit diesen drastisch gestiegenen Geschwindigkeiten und Leistungen werden Computeranwendungen wie 3D-Spiele und computergestützte Zeichen- und Konstruktionsprogramme unterstützt. Die texturierten und schattierten 3D-Bilder, die wir heute auf den Bildschirm sehen, erfordern unheimliche Bandbreiten auf der Platine, wobei die Daten von der CPU, dem Grafik-Untersystem und dem Speicher laufend verarbeitet werden müssen, während sich das Bild bewegt.

Computer sind aber nur einer Facette des Bandbreiten-intensiven Informationszeitalters. Die Entwickler von digitalen Kommunikationsausrüstungen (insbesondere diejenigen, die sich mit der Entwicklung der elektrischen und optischen Infrastrukturkomponenten für den Mobilfunk und das Festnetz befassen) haben es mit Datenraten von 40 GBit/s zu tun. Die Entwickler digitaler Videoprodukte arbeiten an einer neuen Generation von Übertragungseinrichtungen für hochauflösendes interaktives Video. Tabelle 1 enthält einige der in den modernen Digitalsystemen eingesetzten Datenraten.

Die Fortschritte bei den Datenübertragungsgeschwindigkeiten werden durch zahllose Technologien untermauert. Serielle Busse überwinden Geschwindigkeitsgrenzen, die bei älteren parallelen Busarchitekturen gegeben waren. Bauteile wie beispielsweise Rambus-Speichereinheiten greifen (statt der geläufigeren 50 Ohm) auf eine stark kontrollierte Impedanzumgebung mit 28 Ohm zurück, um die Signalintegrität bei maximalen Taktgeschwindigkeit sicherzustellen. Und kleinere, dichter bestückte Platinen mit Ball Grid Array-ICs und eingebetteten Zwischenverbindungen sind mittlerweile üblich, weil die Entwickler nach Wegen suchen, um die Bestückungsdichte zu maximieren und die Leiterbahnlängen zu minimieren.

Grundlagen der Signalintegrität

► Leitfaden

Schaltkreisentwicklung mit Konzepten der Signalintegrität

Steigende Bandbreiten machen die „Details“ bei der digitalen Schaltungsentwicklung immer wichtiger

Das Rennen um die digitale Bandbreite erfordert innovatives Denken. Um immer schnellere Systemverarbeitungsgeschwindigkeiten zu erzielen, reicht es nicht aus, einfach nur schnellere Taktzeiten zu entwerfen. Mit steigender Frequenz werden die Leiterbahnen auf der Platine zu mehr als nur einfachen Leitern. Bei niedrigeren Frequenzen (beispielsweise bei der Taktgeschwindigkeit von älteren Digitalsystemen) weist die Leiterbahn überwiegend Widerstandscharakteristika auf. Mit zunehmender Frequenz beginnt die Leiterbahn, sich wie ein Kondensator zu verhalten. Und bei den höchsten Frequenzen spielt die Induktivität eine immer wichtigere Rolle. All diese Eigenschaften können sich negativ auf die Signalintegrität auswirken.

Bei Geschwindigkeiten im hundertfachen MHz-Bereich und darüber hinaus kommt es auf jedes Schaltungsdetail an:

- Taktverteilung
- Signalpfadgestaltung
- Leiterbahnstücke
- Rauschpegel
- Impedanz und Last
- Übertragungseffekte
- Signalpfad-Rückströme
- Terminierung
- Entkopplung
- Stromverteilung

All diese Faktoren beeinflussen die Integrität der digitalen Signale, die Takte und Daten durch ein System transportieren müssen. Ein idealer digitaler Puls ist von der Zeit und Amplitude her kohäsiv, weist keinerlei Verzerrungen oder Jitter auf und hat schnelle, saubere Übergänge. Mit steigenden Systemgeschwindigkeiten wird es immer schwieriger, solche idealen Signalcharakteristika aufrechtzuerhalten. Aus diesem Grunde ist die Signalintegrität „auf einmal“ ein so wichtiges Thema. *Eine Pulsanstiegszeit kann in einem mit 50 MHz getakteten System angemessen sein, reicht bei Taktgeschwindigkeiten von 500 MHz und höher jedoch nicht mehr aus.* Da Datenübertragungsgeschwindigkeiten im Gigabit-Bereich in digitalen Systemen immer geläufiger werden, wird auch das Thema Signalintegrität zu einem zentralen Faktor, der unbedingt zu berücksichtigen ist.

Probleme mit dem digitalen Timing können Probleme mit der Signalintegrität verursachen

Ein Ingenieur, der sich mit der Weiterentwicklung von Schaltungsentwürfen für Digitalsysteme befasst, wird wahrscheinlich mit Signalintegritätsproblemen in ihrer digitalen Form konfrontiert werden, d.h. die binären Signale an den Bus- oder Geräteausgängen rufen falsche Werte hervor. Die Fehler können im Timing-Diagramm eines Logikanalysators oder auf der State- oder sogar der Protokollebene erscheinen. Es gilt zu bedenken, dass schon ein einziges fehlerhaftes Bit das Ergebnis einer Anweisung oder Transaktion verfälschen kann.

Digitalsignalverzerrungen lassen sich auf viele Ursachen zurückführen. Besonders häufig sind Probleme im Zusammenhang mit dem Timing:

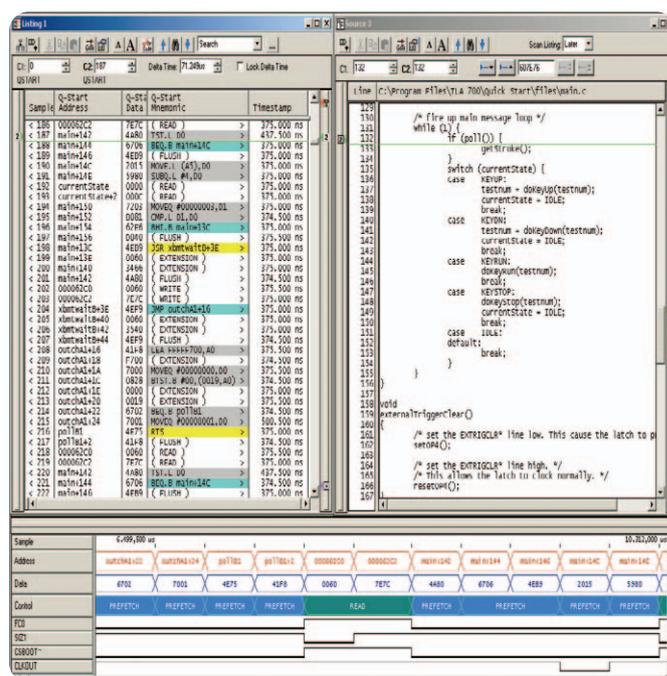
- Wenn zwei Treibergeräte versuchen, gleichzeitig auf dieselbe Busleitung zuzugreifen, treten Buskonflikte auf, die unvermeidlich zu Verzerrungen führen. Normalerweise sollte einer der Treiber in den logisch neutralen Zustand übergehen und damit den Weg frei machen, während der andere Daten sendet. Geschieht ersteres nicht rechtzeitig, konkurrieren beide Treiber um den Bus. Keiner der Treiber kann sich durchsetzen, wodurch der Bus auf eine unbestimmte Amplitude gezwungen wird, die die Schwellenspannung womöglich nicht erreicht und dadurch beispielsweise den logischen Pegel „0“ hervorruft, obwohl es eigentlich eine „1“ hätte werden müssen.
- In digitalen Systemen können Setup-and-hold-Verletzungen auftreten. Bei einem getakteten Gerät wie beispielsweise einem D-Flipflop müssen die Daten an dessen Eingang eine bestimmte Zeit lang stabil sein, bevor der Takt ankommt. Dies wird als *Setup-Zeit* bezeichnet. Ebenso müssen die Eingangsdaten nach der vorderen Flanke des Taktes eine bestimmte Zeit lang gültig bleiben. Dieser Zeitraum wird als *Hold-Zeit* bezeichnet.

Die Verletzung der Setup-and-Hold-Anforderungen kann zu unvorhersehbaren Glitches am Ausgang führen oder dazu, dass überhaupt kein Übergang ausgegeben wird. Setup-and-Hold-Anforderungen nehmen mit zunehmenden Taktgeschwindigkeiten ab, wodurch sich die Zeitbezüge noch schwerer von Fehlern befreien lassen.

- Metastabilität ist ein unbestimmter oder instabiler Datenzustand, der durch eine Timing-Verletzung wie beispielsweise ein Setup-and-Hold-Problem verursacht wird. Das daraus resultierende Ausgangssignal kann dann ein Glitch sein, der Probleme verursacht.
- undefinierte Bedingungen können auftreten, wenn die Schaltzustände an mehreren Eingängen eines Logikgerätes zeitlich nicht korrekt aufeinander abgestimmt werden. Ursache hierfür können Schwankungen oder Fehler der Verzögerung dieser Eingangssignale sein.

Digitale Aufzeichnungsgeräte – insbesondere Logikanalysatoren – verfügen über leistungsstarke Funktionen zum Triggern, Speichern und zur Darstellung von Digitalsignalen in vielen Formaten. Über die an das zu prüfende System angeschlossenen Tastköpfe werden die Daten in mehrere Kanäle des Logikanalysators eingespeist. Die leistungsstarken modernen Logikanalysatoren sind in der Lage, gleichzeitig Daten von Tausenden von Testpunkten zu erfassen.

Eine grundlegende Darstellungsart ist die Timing-Anzeige, bei der digitale Daten und deren zeitlicher Bezug zueinander angezeigt werden (siehe **Abbildung 1**). Bei der State-Anzeige (Abbildung 1) werden Daten untersucht, die von einem Taktsignal charakterisiert werden, das innerhalb des Prüflings erzeugt wurde. Mit Hilfe von Disassemblern und Prozessorunterstützungspaketen lassen sich die Ergebnisse weiter interpretieren, so dass der Logikanalysator die (mit dem Quellcode korrelierten) Echtzeit-Software-Anweisungen mit den Hardware-Aktivitäten auf der untersten Ebene korrelieren kann. Mit Hilfe von Disassemblern und Prozessorunterstützungspaketen lassen sich die Ergebnisse weiter interpretieren, so dass der Logikanalysator die (mit dem Quellcode korrelierten)



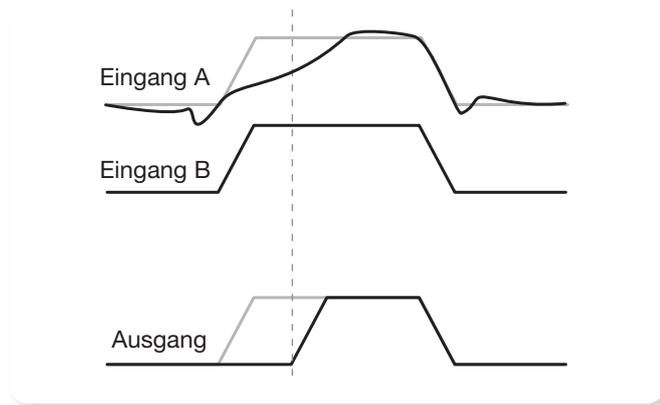
► **Abbildung 1.** Logikanalysator-Display mit Timing-Signalen und mit dem Quellcode korrelierten Echtzeit-Software-Anweisungen.

Echtzeit-Software-Anweisungen mit den Hardware-Aktivitäten auf der untersten Ebene korrelieren kann. Bei den meisten Messgeräten beschränkt sich dies auf den digitalen Bereich.

Bei dieser herkömmlichen Erfassungsart mit einem Logikanalysator können Amplitudenfehler und Glitches als gültige Logikpegel erscheinen, obwohl sie fehlerhafte Daten enthalten. So kann es beispielsweise sein, dass man einen Fehlerwert im Hexadezimalcode sieht, aber nicht erkennen kann, warum dieser auftritt. Wenn keine geeigneten Messmittel vorhanden sind, um tiefer in das Signalverhalten vorzudringen, wird es äußerst schwierig, die Ursache des Logikfehlers zu finden.

Grundlagen der Signalintegrität

► Leitfaden

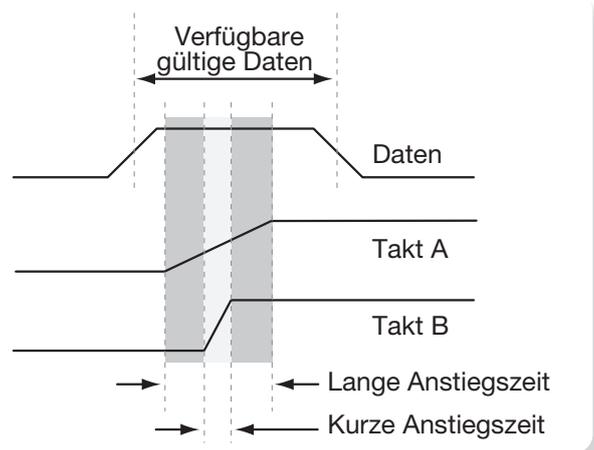


► **Abbildung 2.** Der schwarze Kurvenzug an Eingang A ist die analoge Ansicht des tatsächlichen Signals. Durch den langsameren Anstieg der schwarzen Kurve wird der Schwellenwert später erreicht, was zu einem schmaleren Ausgangspuls führt. Die Signalintegrität an Eingang A ist äußerst schlecht.

Aufspüren von analogen Verzerrungen

Viele digitale Probleme lassen sich wesentlich einfacher bestimmen, wenn man das Signalverhalten detaillierter betrachten kann und die analoge Darstellung des fehlerhaften Digitalsignals auf dem Bildschirm sieht. Obwohl das Problem wie ein falsch platzierter Digitalpuls erscheinen mag, kann die Ursache des Problemsignals mit seinen analogen Charakteristika zusammenhängen. Analoge Charakteristika können zu digitalen Fehlern werden, wenn Signale mit niedrigerer Amplitude zu fehlerhaften logischen Zuständen führen oder wenn langsame Anstiegszeiten zu einer zeitlichen Verschiebung der Pulse führen. Der erste Schritt zur Analyse von Problemen dieser Art besteht darin, sich einen digitalen Signalverlauf gleichzeitig auch als analoge Ansicht derselben Signale anzeigen zu lassen.

Immer wenn es um das Thema Signalintegrität geht, muss den Signalübergängen besondere Aufmerksamkeit gewidmet werden. Warum das so ist, wird anhand des Timing-Diagramms in **Abbildung 2** ersichtlich. Angenommen, die beiden Eingangssignale werden an ein normales UND-Gatter angelegt. Der grau dargestellte Kurvenzug an Eingang A zeigt, wie der Puls eigentlich aussehen sollte. Bei dem darüberliegenden verzerrten schwarzen Kurvenzug handelt es sich um die analoge Darstellung des tatsächlichen Signals. Auf Grund seiner langsamen Anstiegszeit erreicht es den Schwellenwert erst sehr viel später als es eigentlich sollte. Der daraus resultierende Ausgangspuls ist schmaler als vorgesehen (die korrekte Pulsbreite ist grau dargestellt). In den nachfolgenden logischen Schritten kann dieses Problem Fehler verursachen. Die Integrität des Signals an Eingang A ist ausgesprochen schlecht, was schwerwiegende Konsequenzen für die anderswo im System liegenden digitalen Komponenten hat.



► **Abbildung 3.** Wird Takt A zur Taktung der Daten verwendet, so verringert dessen lange Anstiegszeit die Zeit, in der gültige Daten anliegen. Bei der schnelleren Taktflanke B bleibt mehr Zeit zur Übermittlung des Datenwertes übrig. (Abbildung nicht maßstabsgerecht.).

Stellen wir uns nun vor, der Ausgang sollte später als Teil einer Speicheradresse verwendet werden. Der kurze Puls kann vom Speicher versehentlich als „0“ interpretiert werden, obwohl er eigentlich eine „1“ sein sollte. Infolgedessen würde ein vollkommen anderer Speicherplatz ausgewählt werden als der erwartete. Der Inhalt dieses Speicherplatzes wäre für die vorliegende Transaktion natürlich vollkommen ungeeignet. Das Endergebnis der Transaktion wäre ungültig.

Langsame Signalübergänge können zu intermittierenden Systemfehlern führen, selbst wenn sie keine wiederholbaren Fehler verursachen. Die Timing-Vorgaben in den schnellsten Systemen erlauben äußerst wenig Zeit für Signalübergänge. Setup-and-Hold-Zeiten haben sich in den letzten Jahren drastisch verkürzt. Für Rambus- und DDR (Double Data Rate)-Speicher sind mittlerweile beispielsweise Setup-and-Hold-Zeiten von wenigen hundert Pikosekunden vorgeschrieben. Wie in **Abbildung 3** dargestellt, können langsame Flanken zu wenig Spielraum im veranschlagten Timing übrig lassen, um noch gültige und stabile Daten zu erhalten. Die Beziehungen in **Abbildung 3** sind übertrieben dargestellt, um das Konzept zu verdeutlichen. Eine lange Anstiegszeit des Taktes verringert die Zeit, in der gültige Daten anliegen.

Diese beiden Beispiele zeigen einige mögliche Auswirkungen von Flankenproblemen in digitalen Systemen.

Schaltkreisdesign, Übergangszeiten und Signalintegrität

Wie wir gesehen haben, können verzerrte Anstiegs- und Abfallzeiten unmittelbar für digitale Fehler verantwortlich sein. Für die modernen Digitaltechnologien werden Signale mit schnellen und sauberen Flanken benötigt.

Man sollte stets bedenken, dass viele mit langsameren Taktraten konzipierte Digitalssysteme trotzdem sehr schnelle Flanken aufweisen können. Durch die Fortschritte in der Halbleitertechnik findet man kürzere Übergangszeiten praktisch in jeder Logikfamilie. Ungeachtet der Taktrate transportieren diese Flanken Hochfrequenzanteile. Schnelle Flanken bieten viele Vorzüge, machen die Arbeit des Entwicklungsingenieurs manchmal aber auch komplizierter.

Die Anstiegs- und Abfallzeiten in modernen Busarchitekturen liegen im Bereich von mehreren hundert Pikosekunden. Einige Beispiele sind in **Tabelle 1** aufgeführt.

Auf Grund der Übergangszeiten in diesem Bereich müssen die Entwickler bei der Auswahl von Komponenten, Abschlüssen und Layouts besondere Vorsicht walten lassen. Unabhängig von der Taktrate verhalten sich Platinen-Leiterbahnen von lediglich sechs Zentimetern wie Übertragungsleitungen, wenn darauf Signale mit Übergangszeiten von weniger als zwei Nanosekunden transportiert werden.

Bei den modernen Gerätetechnologien wird diese Übergangszeit um ein Vielfaches übertroffen, d.h. die Übergangszeit ist ein Faktor, der in jeder digitalen Schaltung zu berücksichtigen ist.

Digitalgerät	Übergangszeit (Anstiegs- und Abfallzeit)
DDR-RAM	<250 ps
FireWire IEEE 1394b	80 bis 300 ps
Infiniband	≈100 ps
USB 2.0	>500 ps

► **Tabelle 1.** Übersicht mit digitalen Übergangszeiten.

Signalübergänge mit hohen Geschwindigkeiten erzeugen neue Signalpfade. Diese „Verbindungen“ tauchen in keinem Schaltbild auf, können aber dazu führen, dass sich Signale gegenseitig unvorhersehbar beeinflussen. So werden Masse- und Stromplatten beispielsweise Teil eines Systems von Übertragungsleitungen, das durch die Signalverläufe auf der Platine gebildet wird und dadurch zu gegenseitiger Beeinflussung führt. Dies wird als Übersprechen und „Ground-Bounce“ bezeichnet.

Effekte wie diese sind klassische analoge Phänomene, die im Mittelpunkt vieler Fehler stehen, unter denen die neuen Digitalsystementwicklungen leiden. Die Integrität der digitalen Signale beruht auf deren Verhalten im analogen Bereich.

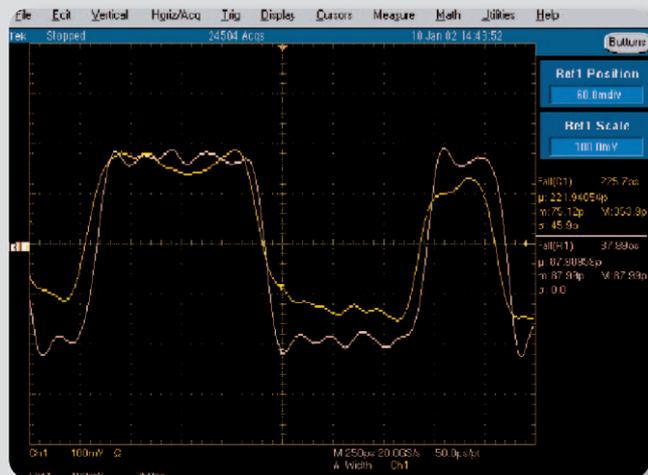
Grundlagen der Signalintegrität

► Leitfaden

Signalintegrität: Ein Begriff mit vielen Bedeutungen

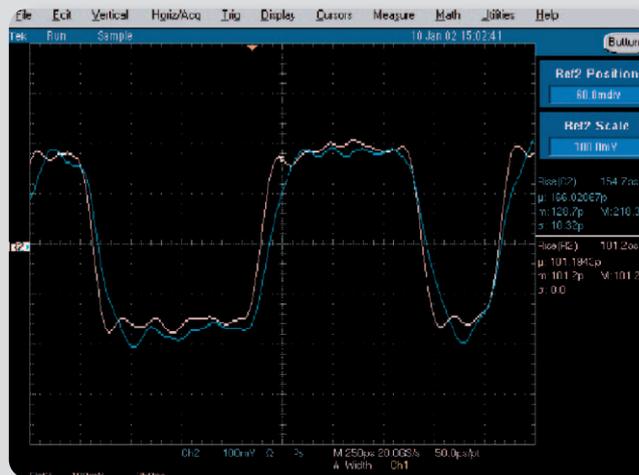
Im Rahmen dieser Abhandlung ist ein Problem mit der „Signalintegrität“ als jegliches Phänomen definiert, das die Fähigkeit eines Signals zur Übertragung von binären Informationen beeinträchtigen kann. In tatsächlichen, in Betrieb befindlichen Digitalgeräten weisen diese „binären“ Signale analoge Eigenschaften auf, die auf die komplexen Wechselwirkungen zwischen den zahlreichen Schaltkreiskomponenten zurückzuführen sind und von Treiberausgängen bis hin zu Signalpfadabschlüssen reichen.

Einige Beispiele für konkrete Probleme:



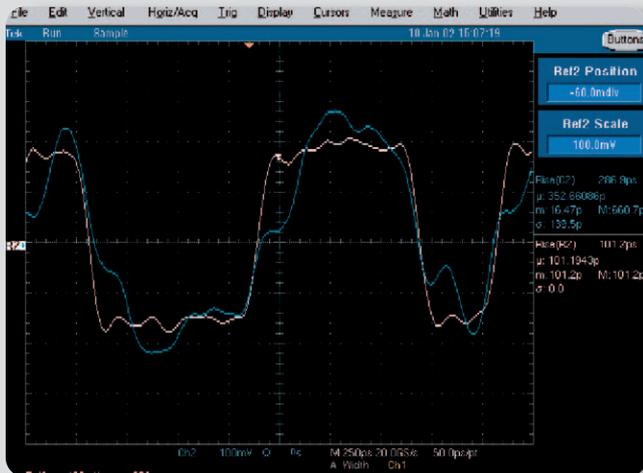
► Amplitudenprobleme

Zu den Amplitudenproblemen zählen Überspringen (Oszillation), „Droop“ (verringerte Amplitude zu Beginn eines Pulses) sowie „Runt“-Pulse (also Pulse, die keine vollständige Amplitude erreichen).



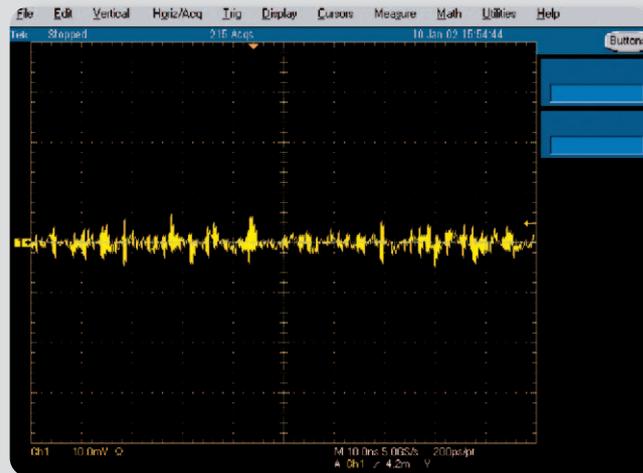
► Flankenverzerrungen

Als Ursache für Flankenverzerrungen können die oben erwähnten Probleme beim Platinenlayout genannt werden. Weitere Ursachen sind unsachgemäße Terminierung oder auch Qualitätsprobleme in den Halbleiterbauelementen. Zu den Verzerrungen zählen Vorschwingung, Rundung, Überspringen, Klingeln, langsame Anstiegszeit und mehr.



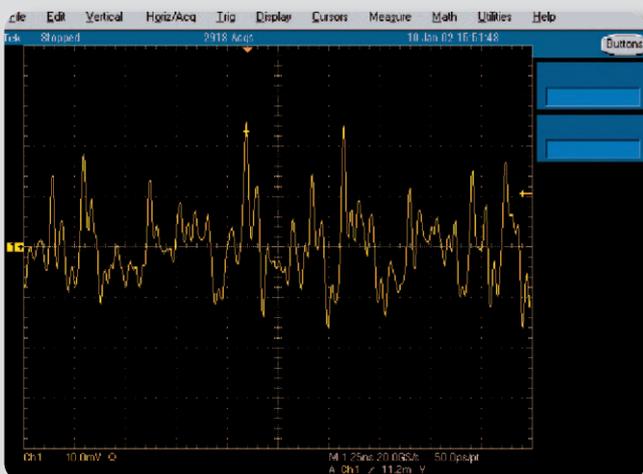
► Reflexionen

Reflexionen können durch Terminierungsprobleme und das Platinendesign verursacht werden. Das ausgegebene Signal kann in Richtung Signalquelle zurückprellen und die nachfolgenden Pulse stören.



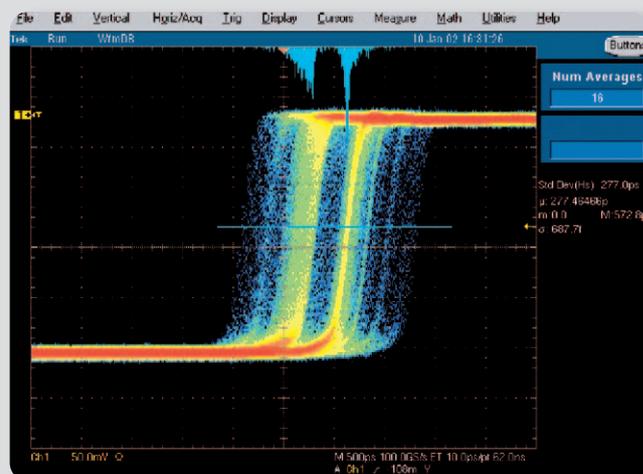
► „Ground-Bounce“

Durch übermäßige Stromaufnahme (und/oder einen Widerstand in der Stromversorgung und in den Pfaden mit Massrückleitung) verursachtes „Ground-Bounce“ können den massebezogenen Pegel eines Schaltkreises verändern, wenn die Stromaufnahme entsprechend hoch ist.



► Übersprechen

Übersprechen tritt auf, wenn lange Leiterbahnen nebeneinander verlaufen und ihre Signale über gegenseitige Kapazität und Induktivität miteinander koppeln. Darüber hinaus kann der bei schnellen Flanken aufgenommene höhere Strom zu einer Erhöhung der abgestrahlten elektromagnetischen Energie und somit zu Übersprechen führen.



► Jitter

Jitter entsteht, wenn in den digitalen Signalen von Zyklus zu Zyklus kleine Schwankungen in der Flankenplatzierung enthalten sind. Dies kann sich negativ auf die Timing-Genauigkeit und Synchronisation des gesamten digitalen Systems auswirken.

Grundlagen der Signalintegrität

► Leitfaden

Anforderungen zur Überprüfung der Signalintegrität

Um den Ursachen für Probleme mit der Signalintegrität auf den Grund zu gehen, gibt es nur einen Weg, nämlich das unmittelbare Beobachten und Messen der Signale. Durch Einsatz der richtigen Messmittel lässt sich diese Aufgabe vereinfachen. Zur Messung der Signalintegrität werden überwiegend die gleichen bekannten Messgeräte eingesetzt, die in praktisch jedem Elektronikentwicklungslabor vorhanden sind, vor allem Logikanalysatoren und Oszilloskope. Vervollständigt wird die Basisausrüstung durch Tastköpfe und Applikationssoftware. Zusätzlich können Signalquellen eingesetzt werden, um verzerrte Signale für Stress-Tests bereitzustellen und neue Geräte und Systeme zu beurteilen.

Welche Schlüsselfragen muss man sich bei der Zusammenstellung eines Messaufbaus zur Überprüfung der Signalintegrität stellen? Die wichtigsten zu berücksichtigenden Punkte sind:

- Messung mit dem Tastkopf – ist das Messgerät in der Lage, eine präzise Signalübertragung vom Prüfling zum Eingang des Erfassungssystems zu gewährleisten? Sind die eingesetzten Tastköpfe zuverlässig und bedienerfreundlich?
- Bandbreite und Pulsantwort – ist das Messgerät in der Lage, die Signalaktivität (sowohl digital als auch analog) zuverlässig bis hinunter in den Pikosekundenbereich zu beschreiben? Die wahrscheinlich wichtigsten Faktoren bei der Analyse der Signalintegrität sind die Bandbreite und Pulsantwort des Oszilloskops. Diese Charakteristika sichern die korrekte Erfassung von Signalverzerrungen, welche die Signalintegrität ausmachen.

- Timing-Auflösung – ist das Messgerät in der Lage, die Übergangszeiten in jedem Datenzyklus selbst bei höchster Taktgeschwindigkeit korrekt zu erfassen? Hierbei ist die Timing-Auflösung des Logikanalysators gefragt, um falsch platzierte Pulse und Flanken, die Probleme mit der Signalintegrität verursachen können, von Anfang an zu erkennen.
- Aufzeichnungslänge – wie viele Abtastpunkte kann das Messgerät bei hohen Abtastraten speichern?

Logikanalysatorfunktion	Empfohlene Fähigkeiten zur SI-Analyse
Oszilloskop-Integration	Zeitkorrelierte Anzeige der mit dem Oszilloskop erfassten Kurvenformen auf dem Bildschirm des Logikanalysators, Augendiagramme mit mehreren Kanälen
Tastköpfe	Gleichzeitige Timing-, State- und Analogfassung mit dem selben Logikanalysator-Tastkopf
Timing-Auflösung	125 ps (bei einer Taktrate von 8 GHz)
State-Erfassungsrate	Bis zu 800 MHz
Aufzeichnungslänge	Bis zu 256 Mb
Triggerung	Flanke, Glitch, Logik, Setup/Hold usw.
Analyse	Pakete zur Prozessorunterstützung und Disassembler
Anzeige	Mehrfache Anzeigen

► **Tabelle 2.** Für die Analyse der Signalintegrität muss ein Logikanalysator so leistungsfähig wie möglich sein.

Erkennen von digitalen Fehlern mit Hilfe von Logikanalysatoren

Wie bereits erwähnt, ist der Logikanalysator vor allem bei komplexen Systemen mit zahlreichen Bussen, Eingängen und Ausgängen bei der Behebung digitaler Fehler das Gerät erster Wahl. Mit seiner hohen Kanalzahl und Speichertiefe sowie den hoch entwickelten Triggerfunktionen verfügt der Logikanalysator über genau die Funktionen, die zur Erfassung von digitalen Informationen an vielen Testpunkten und deren anschließender kohärenter Darstellung erforderlich sind.

Da es sich um ein echtes digitales Instrument handelt, erkennt der Logikanalysator Schwellenwert-Überschreitungen der von ihm überwachten Signale und zeigt diese logischen Signale so an, wie sie von den integrierten Schaltungen verarbeitet werden. Die daraus resultierenden Timing-Signale sind verständlich und lassen sich problemlos mit den erwarteten Daten vergleichen, um zu bestätigen, dass alles richtig funktioniert. Diese Timing-Signale sind in der Regel der Ausgangspunkt bei der Suche nach Problemen, die Signalintegrität beeinträchtigen.

Wegen der heutigen extrem hohen (und immer höher werdenden!) digitalen Datenraten eignet sich allerdings nicht jeder Logikanalysator zur Signalintegritätsanalyse. In **Tabelle 2** sind einige Spezifikationsrichtlinien aufgeführt, die man bei der Auswahl eines geeigneten Logikanalysators zur Behebung von komplexen Signalintegritätsfehlern berücksichtigen sollte.

Bei den mittlerweile extrem hohen Signalerfassungsraten und Speicherkapazitäten gerät die Bedeutung der Triggerfunktion eines Logikanalysators leicht in den Hintergrund. Dabei stellen Trigger meist den schnellsten Weg zur Aufspürung eines Problems dar. Wenn ein Logikanalysator bei einem Fehler triggert, ist das der Beweis dafür, dass dieser Fehler tatsächlich aufgetreten ist. Die meisten modernen Logikanalysatoren verfügen über Trigger, mit denen sich bestimmte Ereignisse erkennen lassen, die die Signalintegrität beeinträchtigen – z. B. Glitches und Verletzungen der Setup- und Hold-Zeit. Diese Triggerbedingungen können gleichzeitig auf Hunderte von Kanälen angewandt werden – ein einmaliger Vorteil der modernen Logikanalysatoren.

Tastkopflösungen für Logikanalysatoren

Bei der digitalen Hochgeschwindigkeitserfassung spielt das Tastkopf-System des Logikanalysators eine entscheidende Rolle. Über den Tastkopf muss das Signal mit der höchstmöglichen Signaltreue an den Logikanalysator weitergeleitet werden. Die meisten Logikanalysatoren erfüllen diese grundsätzliche Anforderung, manche gehen sogar noch weit darüber hinaus.

Bei einigen Logikanalysatoren sind separate Tastkopfanschlüsse für die Timing- und State-Erfassungen erforderlich. Diese Technik, unter dem Namen „Double Probing“ bekannt, kann die Signalumgebung beeinflussen, was sich negativ auf die eigentlichen Messungen auswirkt. Werden beispielsweise zwei Tastköpfe gleichzeitig an den Prüfpunkt angeschlossen, kann es zu unangemessen hoher Signalbelastung kommen; schließt man sie dagegen nacheinander an, besteht gleich zweimal die Gefahr, dass der Prüfpunkt beschädigt wird oder die Tastköpfe falsch angeschlossen werden. Davon abgesehen ist es eine Zeit raubende Aufgabe, zwei separate Tastköpfe an den Prüfling anzuschließen. Als Alternative zu den konventionellen Mictor-Tastkopfsteckern wurden High Density (HD) Kompressions-Logikanalysatortastköpfe entwickelt. Zu ihrem Anschluss an den Prüfling sind keinerlei Stecker mehr notwendig. Statt dessen werden sie direkt an die „Land-Pads“ auf der Platine angeschlossen. **Abbildung 4** zeigt einen auf die Platine gesetzten HD-Kompressionstastkopf. Diese Tastköpfe werden über Gewindehülsen mit Innengewinde fixiert und lösen damit das Problem der Leitungsinduktivität. Außerdem bieten sie eine sehr geringe kapazitive Belastung – nur 0,7 pF. Weiterhin ermöglichen sie sowohl „Single-Ended“ als auch differentielle Messungen ohne jeglichen Abstrich bei der Anzahl der Kanäle. Diese HD Kompressionstastköpfe haben die geringste Auswirkung auf das Signal.

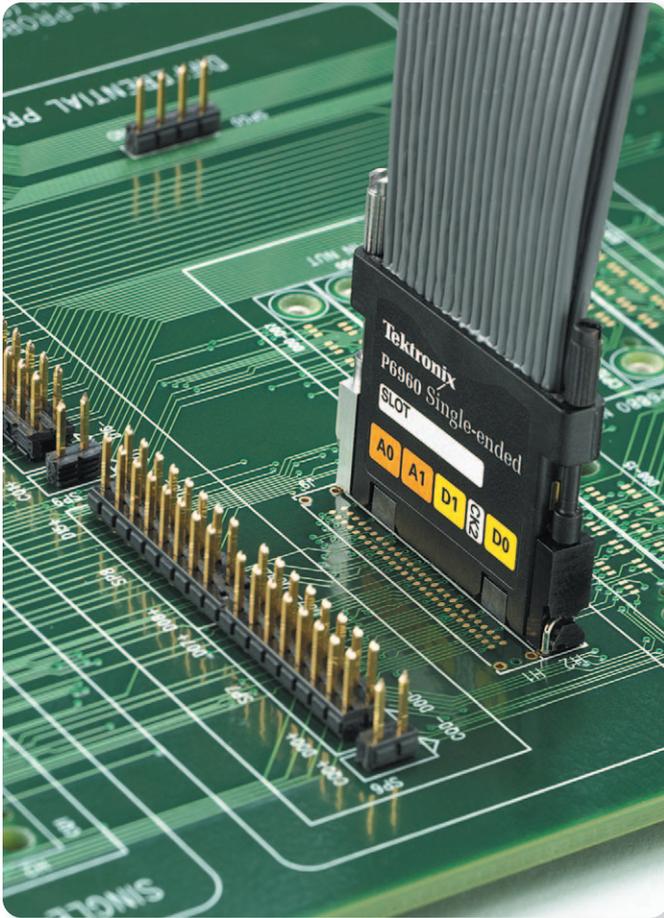
Einige Logikanalysatoren sind in der Lage, gleichzeitig Timing- und State-Erfassungen über denselben Tastkopf durchzuführen. Durch diese gleichzeitige Timing-/State-Erfassung wird die Fehlerbehebung beschleunigt und die Analyse der Signalintegrität unterstützt, indem der Einfluss der Tastköpfe auf den Prüfling auf ein Minimum reduziert wird.

Durch die neuesten Fortschritte hat die Tastkopftechnologie mittlerweile eine neue Dimension erreicht. Die neueste Generation der Logikanalysator-Tastköpfe ist in der Lage, digitale (Timing- und State-) Informationen an den Logikanalysator und dieselben Signale in analoger Form an ein Oszilloskop zu übertragen. Mit einem einzigen Logikanalysator-Tastkopf lässt sich somit jeder einzelne Aspekt des Signals untersuchen.

Bei komplexen digitalen Systemen werden oft dedizierte Testpunkte zur Messung von Signalen integriert. Einige dieser Testpunkte sind mit Stiften versehen, um den Anschluss an Clip-On-Tastköpfe und Leadsets zu vereinfachen. Diese Art von Anschlüssen wirken sich oft auch dann bereits auf die Signale des Zielsystems aus, wenn es nicht an einen Logikanalysator angeschlossen ist.

Die Tastköpfe eines Logikanalysators können mit speziellen Steckern an das zu überprüfende System angeschlossen werden. Ein Beispiel ist der kompakte Mictor-Stecker, ein Spezialanschluss mit hoher Kontaktdichte, der über einen entsprechenden Tastkopf mit dem Logikanalysator verbunden wird. Auf der Leiterplatte angebrachte Stecker sorgen für schnelle, sichere Verbindungen, erhöhen jedoch die Entwicklungskosten und können sich auf die Hochgeschwindigkeitssignale auswirken.

Als Alternative zu den konventionellen Mictor-Tastköpfen wurden High Density (HD) Kompressions-Logikanalysatortastköpfe und die D-Max™-Tastkopftechnologie entwickelt. Zu ihrem Anschluss an den Prüfling sind keinerlei Stecker mehr notwendig. Statt dessen werden sie direkt an die „Land-Pads“ auf der Leiterplatte angeschlossen. **Abbildung 4** zeigt einen steckerlos an die Leiterplatte angeschlossenen D-Max™ -Tastkopf. Diese Tastköpfe werden über Gewindeeinsätze fixiert, lösen das Problem der Anschlussinduktivität und bieten außerdem eine sehr geringe kapazitive Belastung – nur 0,5 pF. Weiterhin ermöglichen Sie sowohl „Single-Ended“ als auch differentielle Messungen ohne jeglichen Abstrich bei der Anzahl der Kanäle. Hierbei bietet der HD-Kompressionstastkopf aufgrund seiner kleinen Größe Flexibilität.



► **Abbildung 4.** Die Architektur des neuen steckerlosen D-Max™-Logikanalysatorstastkopfes ermöglicht einen unkomplizierten Anschluss zur Übertragung der Signale vom Prüfling an die Messgeräte mit hoher Wiedergabetreue.

Ein D-Max™-Logikanalysatorstastkopf beeinflusst die Schaltung wesentlich weniger als jede Art von Mictor-Verbindung, dennoch müssen die „Land-Pads“ in das Leiterplattenlayout integriert werden. Die Lage der Anschlusspunkte kann das Erscheinungsbild des Signals beeinflussen. Es empfiehlt sich daher in der Regel, die Testpunkte möglichst nahe an die Signalempfänger zu setzen – dort weisen die Signale die Charakteristika auf, die von den logischen integrierten Schaltungen „gesehen“ werden. Hierbei bietet die steckerlose D-Max™-Anschluss-technologie aufgrund seiner kleinen Anschlussfläche Flexibilität.

Entdecken von analogen Verzerrungen mit Hilfe von Digitaloszilloskopen

Die zweite wichtige Komponente zur Messung und Analyse der Signalintegrität ist das Digitaloszilloskop. Dieses ist das Instrument zum Aufspüren von analogen Problemen, nachdem sie in digitaler Form mit Hilfe des Logikanalysators entdeckt wurden. Digitaloszilloskope gibt es in verschiedenen Ausführungen, nämlich als Digitalspeicher-Oszilloskop (DSO), als Digital-Phosphor-Oszilloskop (DPO) und als Sampling-Oszilloskop.

Zu den wichtigsten Eigenschaften eines DSO oder DPO zählt seine Fähigkeit zur Erfassung eines einmal auftretenden, „einmaligen“ Ereignisses. Das DSO bzw. DPO erfasst die analogen Charakteristika des angelegten Signals. Es ist in der Lage, ein Rechtecksignal mit der gleichen Leichtigkeit und Präzision zu erfassen wie eine transiente Spannungsspitze oder ein reines Sinussignal. Es kann auf das angezeigte Signal oder auf ein dem Prüfling synchrones Signal triggern oder auch auf einen Befehl von angeschlossenen Messinstrumenten wie beispielsweise einem Logikanalysator warten.

Während der Logikanalysator normalerweise über einen festen Anschluss mit dem zu überprüfenden System verbunden ist (oder wie bei den Messgeräten der neuesten Generation über einen festen, steckerlosen Prüfpunkt), lässt sich das Oszilloskop in der Regel mit beweglichen Tastköpfen mit hoher Bandbreite, „Single-Ended“- oder Differenzstastköpfen oder sogar Stromzangen ausrüsten.

Bei vielen Digitaloszilloskopen ist es in der Regel so, dass sie ihre maximale Abtastrate auf einem Kanal aufweisen, die halbe Rate auf zwei Kanälen und nur 1/4 der vollen Abtastrate, wenn alle vier Kanäle belegt sind. Eine Reduzierung der Abtastrate kann sich negativ auf die Erfassungsqualität auswirken. Bei verringerten Abtastraten werden weniger Samples pro gemessenem Signalzyklus erfasst, wodurch sich das erfasste Signal nicht mehr so präzise rekonstruieren lässt. Auch wenn die Eingangsverstärkerbandbreite des Oszilloskops unverändert bleibt, leidet die Erfassungsgüte unter niedrigeren Abtastraten. Bei der Analyse der Signalintegrität mit einem Oszilloskop ist das natürlich kontraproduktiv.

Grundlagen der Signalintegrität

► Leitfaden

Oszilloskop Leistungsmerkmal	Empfohlene Fähigkeiten zur SI-Analyse
Bandbreite/Anstiegszeit	6 GHz Bandbreite, 70 ps Anstiegszeit, Echtzeit, Einzelschuss
Abtastrate	20 GS/s, volle Abtastrate auf mehreren Kanälen
Kanäle	4
Triggerung	Low-Jitter-Trigger mit Logiktrigger, Trigger auf Setup/Hold-Verletzung und serielle Bitmuster
Aufzeichnungslänge	240 000 Punkte (auf mehreren Kanälen gleichzeitig)
Kanal-Deskew (Versatzausgleich)	Fähigkeit zur entsprechenden Anpassung aller Kanaleingänge
Delta Zeitgenauigkeit	1,5 Pikosekunden effektiv
Tastköpfe	Beweglicher 6 GHz-Tastkopf oder HD-Kompressionstastkopf über Logikanalysator
Anzeige	Farbdisplay
Integration	Anzeige der Hochgeschwindigkeits-Oszilloskop-Signale und der Logikanalysator-Signale auf einem Bildschirm
Automation und Analyse	Automatische Messlösungen für Jitter, Bus-Standards usw.

► **Tabelle 3.** Die wichtigsten Digitaloszilloskop-Spezifikationen zur Analyse und Fehlerbehebung bei der Signalintegrität.

Moderne DSOs lösen diese Abtastateneffekte, indem sie mit der drei- bis fünffachen Oszilloskopbandbreite abtasten, und zwar auf mehreren Kanälen gleichzeitig. Dadurch werden selbst bei der Verwendung aller Kanäle genügend Abtastpunkte sichergestellt. Die höchste derzeit verfügbare Einzelschuss-Signalerfassungsrate eines Digitaloszilloskops beträgt 20 GS/s auf jedem Kanal.

Warum ist dies so wichtig? Stellen wir uns einmal vor, wir würden einen Prüfpunkt über einen Tastkopf mit einem konventionellen DSO messen, das zwar über eine hohe Abtastrate verfügt, diese bei der Verwendung mehrerer Eingänge aber nicht aufrechterhalten kann. Bei Anschluss des ersten Prüfpunktes liegt die Anstiegszeit der Signalfanke klar und deutlich ablesbar bei z.B. 400 Pikosekunden. Wird der zweite Eingang mit dem Signal des zweiten Prüfpunktes aktiviert, weisen beide Signale eine langsamere Anstiegszeit und mehr Verzerrungen auf. Dies liegt daran, dass die Abtastrate halbiert wird und dadurch mit ungenügender Abtastrate erfasst wird. So kann das Oszilloskop die Flankenanstiegszeit von 400 Pikosekunden nicht präzise erfassen.

Eine Erfassung mit ungenügender Abtastrate verursacht zusätzliche Verzerrungen und eine langsamere Anstiegszeit. Diese ungenaue und irreführende Signalrekonstruktion wird als „Aliasing“ bezeichnet. Der beste Weg zur Vermeidung von Aliasing besteht darin, ein Messgerät mit voller Einzelschuss-Abtastrate für alle verwendeten Kanäle einzusetzen.

Genau wie der Logikanalysator muss auch das Oszilloskop strenge Leistungsrichtlinien einhalten, wenn es zum Messen der Signalintegrität eingesetzt werden soll. In **Tabelle 3** sind einige der wichtigsten Spezifikationen aufgeführt.

Die Trigger-Funktionen des DSO sind genauso ausschlaggebend wie die des Logikanalysators. Wie beim Logikanalysator dient auch der Trigger beim Oszilloskop als Beweis dafür, dass eine bestimmte Art von Ereignis aufgetreten ist. Die Triggerung beim DSO unterscheidet sich allerdings insofern, als dass hierbei die Möglichkeit zum Erkennen von und zum Reagieren auf eine Vielzahl analoger Ereignisse besteht:

- Flankenpegel- und Anstiegsgeschwindigkeitsbedingungen
- Pulscharakteristika einschließlich Glitches, Ereignisse mit niedriger Amplitude und Bedingungen mit gleicher Breite
- Verletzungen der Setup-and-Hold-Zeit
- Serielle digitale Hochgeschwindigkeits-Bitmuster

All diese Triggerarten können Ingenieuren zunächst beim Erkennen und später beim Analysieren von Problemen mit der Signalintegrität helfen. Es gibt auch verschiedene Kombinationen aus Spannung-, Timing- und Logiktriggern sowie Spezialtrigger für Anwendungen wie beispielsweise Konformitätsprüfungen rund um USB 2.0.

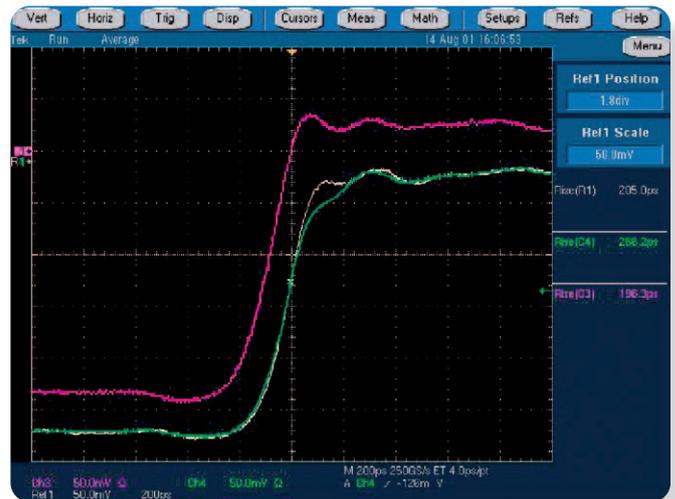
Tastkopflösungen für Oszilloskope

Ein noch wichtigeres Element für die Messungen zur Analyse der Signalintegrität als der Logikanalysator-Tastkopf ist der Oszilloskop-Tastkopf, der praktisch die volle Bandbreite des Systems und die Sprungantwort an den Prüfpunkt bringen muss. Gleichzeitig sollte er langlebig und kompakt genug sein, um dicht bestückte Platinen messen zu können. Bei der Suche nach Signalintegritätsfehlern muss ein Tastkopf in der Regel an einem Prüfpunkt „befestigt“ werden, an dem der Fehler vorliegt (dies kann z.B. der analoge Tastkopf des Logikanalysators sein, sofern verfügbar), während der andere Tastkopf den Signalpfad verfolgt, um der Problemursache auf den Grund zu gehen.

Zwei wichtige Charakteristika eines Tastkopfes zur Hochgeschwindigkeitsanalyse sind seine Kapazität und Induktivität. Jeder Tastkopf besitzt einen Widerstand (R), eine Induktivität (L) und eine Kapazität (C). Die Wirkung von Kapazität und Induktivität nimmt mit steigender Frequenz zu. Die daraus resultierenden Kombieffekte können das Signal verändern und die Messergebnisse verfälschen.

In **Abbildung 5** sieht man die Belastungseffekte des Tastkopfes bei einem typischen Hochgeschwindigkeitssignal (erdbezogener 250 mV-Schritt mit einer Anstiegszeit von ~200 ps). Der Bildschirm zeigt dasselbe Signal – mit und ohne Last auf einem 4 GHz-Oszilloskop. Durch Hinzufügung des Tastkopfes wurde das Originalsignal (weißer Kurvenzug) wie durch den grünen Kurvenzug dargestellt belastet, wobei die vordere Kurvenkante etwas verlangsamt wurde. Oder einfacher ausgedrückt, während C und L zunehmen, erhöht sich die Last auf dem Signal. Genauso kann auch die Induktivität der Zuleitung eine ernsthafte Verzerrung des gemessenen Signals verursachen.

Die Tastkopfeingangscharakteristika und Leitungsinduktivität können tatsächlich Probleme mit der Signalintegrität hervorrufen. Man könnte beispielsweise glauben, dass der Bus selbst zu einer Verschlechterung der Anstiegszeit führt und Logikfehler verursacht. Durch Umschaltung auf einen Tastkopf mit niedrigerer Kapazität wird dann deutlich, dass die Anstiegszeit überhaupt gar nicht beeinträchtigt wird. Der Logikfehler hat eine andere Ursache: Effekte, die durch das Messen mit dem Tastkopf verursacht werden! **Abbildung 5** zeigt, wie eine Flanke durch diese Effekte verlangsamt werden kann, und zwar so weit, dass es zu Fehlern kommt, die vorher gar nicht aufgetreten sind.



► **Abbildung 5.** Der Einfluss der Tastkopflast auf ein Hochgeschwindigkeitssignal.

Eine neue Generation von Oszilloskop-Tastköpfen mit extrem niedriger Kapazität ist die Antwort auf Probleme mit der Signalintegrität bei Hochgeschwindigkeitsmessungen. Mit einer Bandbreite von 6 GHz an der Tastkopfspitze, sehr kurzen Tastkopfspitzen-Leitungslängen und einer Eingangskapazität von weniger als 0,5 pF bewahren diese neuen Tastköpfe die Integrität des Signals bei seiner Übertragung an den Oszilloskopeingang wesentlich besser. Das Signal selbst, auftretende Verzerrungen und sonstiges wird präzise an das Erfassungssystem übermittelt.

Die Leistungsfähigkeit von Tastköpfen ist deswegen so entscheidend, weil sie das erste Glied einer ganzen Kette von Messuntersystemen darstellt, in denen das Signal so getreu wie möglich aufrechterhalten, erfasst und angezeigt werden muss. Ein Tastkopf mit niedriger Kapazität und äußerst kurzer Tastkopfspitzen- und Masseleitungslänge ist ein Garant dafür, dass die Bandbreite des Oszilloskops nicht ungenutzt bleibt.

Grundlagen der Signalintegrität

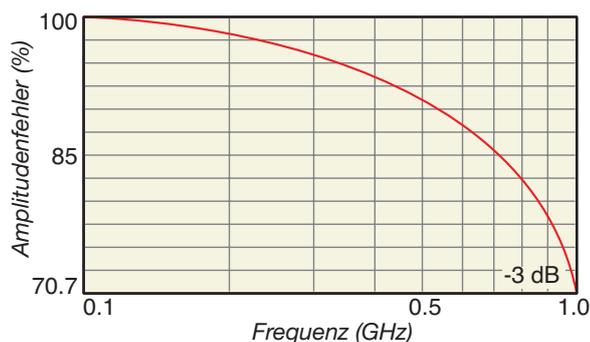
► Leitfaden

Warum die Oszilloskopbandbreite so wichtig ist

Warum die Oszilloskopbandbreite so wichtig ist Die Bandbreite des Oszilloskops ist von zentraler Bedeutung bei jeder Fehlerbehebungsmaßnahme in puncto Signalintegrität. In diesem Abschnitt wird erläutert, warum die Verwendung eines Messgerätes mit der höchsten verfügbaren Bandbreite so wichtig ist.

Auf Signalcharakteristika, die für Probleme mit der Signalintegrität verantwortlich sind, wurde bereits eingegangen. Viele treten an den Signalübergängen oder als unerwünschte, durch Timing-Verletzungen verursachte Transienten auf. Es kommt entscheidend darauf an, diese Flanken und Transienten so präzise wie nur möglich zu erfassen. Hierzu ist Bandbreite gefragt.

Die Oszilloskopbandbreite für ein Sinussignal wird üblicherweise auf dem -3 dB Frequenzgangpunkt spezifiziert (siehe **Abbildung 6**). Während sich das Sinussignal der 1 GHz-Marke nähert, weist ein 1 GHz-Oszilloskop hier einen



► **Abbildung 6.** Frequenzgangdarstellung eines typischen 1 GHz-Oszilloskops

zunehmenden Amplitudenfehler auf. Bei dieser an der Bandbreite bemessenen Sinussignalfrequenz beträgt der Amplitudenfehler -3 dB bzw. fast 30%.

Ein Oszilloskop mit für diese Messeaufgabe ungenügender Bandbreite ist bei den Messungen der Anstiegs- und Abfallzeit des Digitalsignals überfordert. Berücksichtigt man die dramatisch verkürzten Übergangszeiten in der modernen

Digitaltechnologie, dann wird deutlich, warum dieser kritische Faktor bei der Auswahl der richtigen Messgeräte so wichtig ist.

Für das Verständnis betrachten wir uns den Zusammenhang zwischen Oszilloskopeingangs- Anstiegszeit und Bandbreite bei einer schnellen Sprungfunktion, gültig für Tiefpassfilter 1. Ordnung:

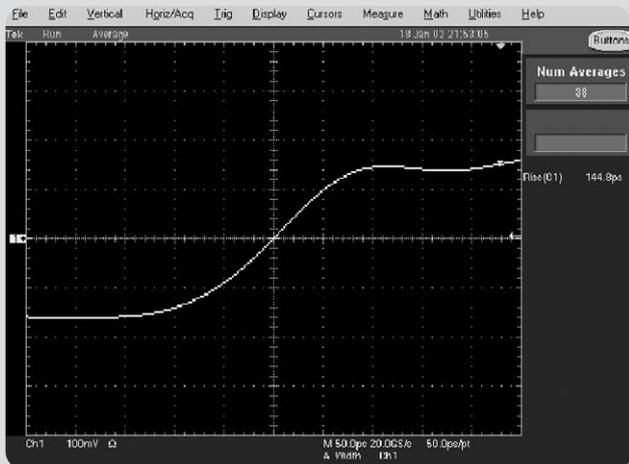
$$\text{Anstiegszeit des Oszilloskops} \approx \frac{0,35^*}{\text{Oszilloskop-Bandbreite}}$$

Bei einem modernen Oszilloskop, bei dem das Produkt aus Bandbreite und Anstiegszeit etwa 0,42 beträgt, entspricht dies ungefähr 210 Pikosekunden bei einem 2 GHz-Oszilloskop und ungefähr 84 Pikosekunden bei einem 5 GHz-Oszilloskop. Eine allgemeine Formel für die gemessene Netto-Anstiegszeit ergibt die Sprungantwortcharakteristik:

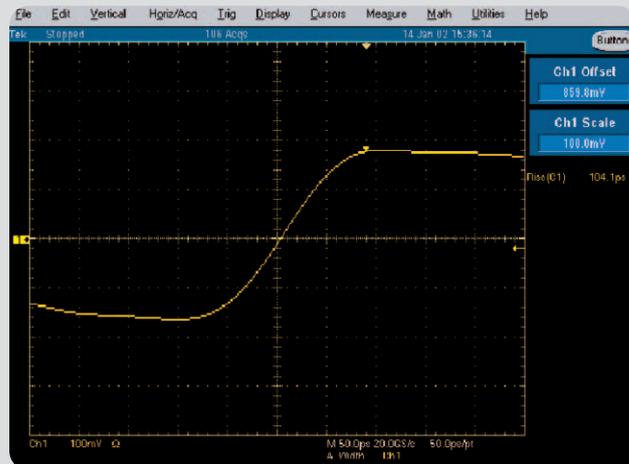
$$\text{Gemessene Anstiegszeit} = \sqrt{(\text{Oszilloskop - Anstiegszeit})^2 + (\text{Anstiegszeit})^2}$$

Mit Hilfe dieser Formeln lässt sich zeigen, dass ein Signal mit einer tatsächlichen Anstiegszeit von 85 Pikosekunden mit einer Anstiegszeit von etwa 135 ps dargestellt wird, wenn es mit einem Oszilloskop mit 4 GHz Bandbreite gemessen wird (entsprechend der Formel Bandbreite x Anstiegszeit = 0,42). Durch Verwendung eines 6 GHz-Oszilloskops wird die gemessene Anstiegszeit auf etwa 110 ps verringert und die Genauigkeit des angezeigten Messwertes somit deutlich erhöht.

* Die Konstante in dieser Formel kann von 0,35 für einen Tiefpassfilter 1. Ordnung bis 0,45 für einen „Brickwallfilter“ reichen. Der übliche Wert eines modernen Oszilloskops mit hoher Bandbreite beträgt 0,42.



► **Abbildung 7a.** Messergebnisse bei einer Pulsflanke mit einer tatsächlichen Anstiegszeit von 85 ps auf einem 4 GHz-DPO (Modell TDS7404).



► **Abbildung 7b.** Messergebnisse bei einer Pulsflanke mit einer tatsächlichen Anstiegszeit von 85 ps auf einem 6 GHz-DSO (Modell TDS6604).

Um das Thema Bandbreite und Sprungantwort zusammenzufassen, wird in beiden Fällen durch die berechneten Zahlen und reale Messungen bestätigt, dass die Oszilloskop-bandbreite die auf dem Bildschirm angezeigten Ergebnisse in nicht unerhebliche Maße beeinflusst. Bei so vielen Problemen auf Systemebene, die das direkte Ergebnis von Flanken-effekten und Verzerrungen sind, ist ein Oszilloskop mit einer Bandbreite, die das 3- bis 5-fache des gemessenen Signals beträgt, das richtige Messgerät zur Fehlerbehebung in Sachen Signalintegrität.

Grundlagen der Signalintegrität

► Leitfaden

Integrierte Logikanalysatoren und Oszilloskope zur Aufdeckung von Signalintegritätsproblemen

Sowohl der Logikanalysator als auch das DSO sind leistungsstarke Messmittel zur Fehlerbehebung bei Signalintegritätsproblemen. Durch die neuesten Fortschritte bei der Integration konnte die Leistung dieser beiden Einzelgeräte um ein Vielfaches gesteigert werden.

Neue integrierte Tools ermöglichen den Anschluss eines DSO (das den analogen Bandbreiten-Anforderungen des Messobjektes entspricht) an einen Logikanalysator (mit entsprechender Kanalzahl, Speichertiefe und Abtastrate), um sowohl den analogen als auch den digitalen Messanforderungen zu entsprechen. Die miteinander verbundenen Messgeräte arbeiten dann nahtlos wie eine Einheit. Auf dem Bildschirm des Logikanalysators werden sowohl die digitalen Messungen als auch die vom Oszilloskop aufgezeichneten analogen Signale dargestellt.

Zur gleichzeitigen Untersuchung digitaler und analoger Signale werden diese zeitkorreliert dargestellt. In **Abbildung 8** sehen Sie beispielsweise dank der zeitkorrelierten digitalen und analogen Signalmessungen vier verschiedene Ansichten derselben Signale. Die oberen beiden Signale sind 4-Bit- bzw. 8-Bit-Bus-Darstellungen in denen rote Markierungen die Positionen verschiedener Glitches kennzeichnen. Die nächsten beiden Signale sind einzelne Signalleitungen, die Teil der beiden oberen Busse sind. Die roten Markierungen auf diesen beiden Signalen kennzeichnen die Positionen von Glitches. Die nächsten beiden Kurven zeigen diese Signale mit einer hohen Zeitauflösung, die erkennen lässt, dass die Glitches mit den vorderen Flanken des anderen Signals zusammenfallen. Die letzten beiden Kurven zeigen die analogen Messungen des Oszilloskops für diese beiden Signalleitungen. Alle diese Signale sind zeitkorreliert und befinden sich in derselben Ansicht. Durch Analysieren der zeitkorrelierten Ansichten der digitalen und analogen Signale kann schnell ermittelt werden, dass bei den beiden Signalleitungen ein Übersprecheffekt vorliegt.



► **Abbildung 8.** Übersprecheffekte können mit Hilfe von zeitkorrelierten digitalen und analogen Signalen auf demselben Bildschirm schnell ermittelt werden.

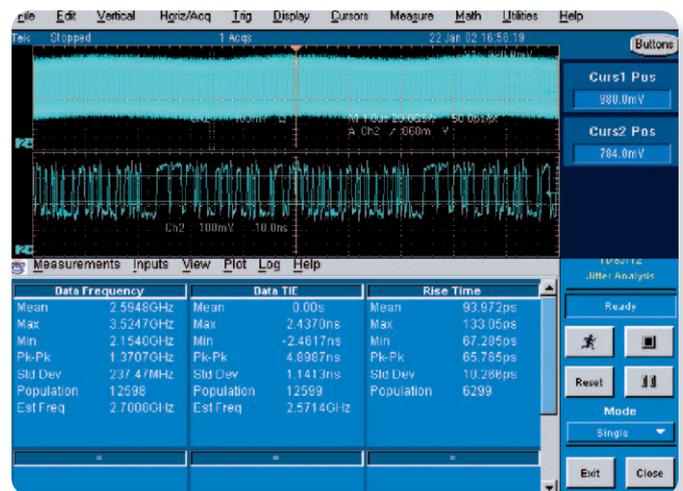
Die gleichzeitig analoge und digitale Ansicht ist eine wertvolle Funktion, doch man sollte stets im Hinterkopf behalten, dass die auf dem Bildschirm dargestellten analogen Daten nur so präzise sein können wie die Bandbreiten- und Sprungantwortleistung des eingesetzten Oszilloskops. Aus diesem Grund ist die Wahl der richtigen Messgeräte auch so wichtig: Die Fähigkeiten des Digitaloszilloskops müssen den erforderlichen digitalen Messleistungen auch entsprechen.

Jitter-Analyse Software vereinfacht komplexe Messungen

Bei der Signalintegritätsanalyse geht es nicht immer nur darum, irgendwo im System eine langsame Flanke oder eine zu kleine Signalamplitude zu finden. Wie bereits erläutert können Faktoren wie Jitter bei der Systemstabilität eine große Rolle spielen. Jitter entsteht üblicherweise im Taktschaltkreis, kann aber auch durch das Störuschen eines Netzteils, durch Übersprechen oder Phasenregelkreise (PLLs) verursacht werden. Jitter hat Auswirkungen auf die Daten, Adressleitungen, „Enable“ Leitungen und vieles mehr – praktisch auf jedes beliebige Signal im System.

Bei den neuen digitalen Hochgeschwindigkeitsschaltungen werden Jitter-Messungen zu einer immer größeren Herausforderung. Die heutigen Jitter-Messanforderungen beinhalten Zyklus-zu-Zyklus-Messungen (an Stelle von kumulativen Messungen über mehrere Erfassungen hinweg), Analyse von Timing-Trends, Statistiken mit Histogrammen, Messungen an „Spread-Spectrum“-Takten, Analyse serieller Datenströme und vieles mehr. Hochgeschwindigkeitssignale mit ihren schnellen Anstiegszeiten und kleinen Timing-Grenzen erfordern eine Jitter-Messgenauigkeit im Bereich von 1 ps eff.

Für diese Höchstleistung benötigt man natürlich ein schnelles, präzises Oszilloskop. Genauso wichtig ist die eingesetzte Software für Jitter-Messungen. Da Jitter in so vielen Formen auftritt und Jitter-Messungen sich größtenteils auf statistischen Berechnungen stützen, ist ein spezielles Jitter-Software-Paket eine gute Lösung zur effizienten Analyse der Signalintegrität. Die Analysepakete lassen sich in Digitaloszilloskope mit hoher Bandbreite integrieren und können innerhalb einer einzigen Erfassung Timing-Messungen an jedem Zyklus vornehmen. Diese Timing-Analysepakete sind darüber hinaus in der Lage, über mehrere Erfassungen hinweg statistische Analysedaten zu sammeln. **Abbildung 9** zeigt einen typischen Bildschirm mit einer Jitter-Messung. Die Menüleiste und die Schaltflächen führen den Benutzer durch die einzelnen Messschritte, während die statistischen Ergebnisse in der unteren Fensterhälfte übersichtlich in Tabellenform aufgeführt sind.



► **Abbildung 9.** Bildschirmanzeige bei einer Jitter-Messung.

Die Analysesoftware für Timing-Messungen muss natürlich mit einem Oszilloskop eingesetzt werden, das selbst so wenig Jitter wie möglich in das Signal einstreut. Bei den meisten Datenübertragungsstandards ist ein Trigger-Jitter im Bereich von 7 ps eff erwünscht. Weitere wichtige Charakteristika sind eine Delta-Zeitgenauigkeit im Bereich von 1,5 ps eff sowie eine hohe Bandbreite mit Oversampling. Ein Oszilloskop mit einer Bandbreite von 6 GHz und einer Einzelschuss-Abtastrate von 20 GS/s auf mehreren Kanälen erfüllt die entscheidenden Hochgeschwindigkeits-Spezifikationen für Hochgeschwindigkeits-Jitter-Messungen an schnellen digitalen Bussen und Geräten.

Grundlagen der Signalintegrität

► Leitfaden

Behebung von Signalintegritätsfehlern

In diesem Leitfaden wurden die Ursachen und Auswirkungen von signalintegritätsbezogenen Problemen in digitalen Systemen erörtert. Anschließend haben wir uns damit befasst, wie man die höchste Signaltreue mit der eingesetzten Mess- und Prüfausrüstung erreicht, um diese Probleme zu beheben.

In den nächsten Abschnitten wird der Einsatz von Messmitteln und Techniken zur Lösung seltener praxisnaher Signalintegritätsprobleme beim Schaltungsentwurf anhand von drei exemplarischen Beispielsituationen erläutert.

Anwendungsbeispiele

Situation I

Just in dem Moment, wo eine digitale Systemplatine in die Produktion gehen soll, taucht auf einmal ein Qualitätsproblem auf. Die Platine, eine hoch entwickelte Steuereinheit, ist das Herzstück des neuen Flaggschiffprodukts des Unternehmens und muss termingerecht fertig sein, da sie bereits im Vorfeld durch massive Werbung auf dem Markt angekündigt wurde.

Bei den ersten Produktionsmustern treten intermittierende Fehler auf. Diese Fehler erscheinen auf dem Systembus der Platine, doch scheint der Ursprung woanders zu liegen. Über den bidirektionalen Systembus laufen die von mehreren Geräten gesendeten und empfangenen Daten. Da die Platine im Mittelpunkt des gesamten Systembetriebs steht, kann die Produktion erst dann weiterlaufen, wenn das Problem behoben ist.

Das System arbeitet bei „mittleren“ Geschwindigkeiten. Da der Großteil der Logikbausteine jedoch schnell ansteigende und abfallende Flanken aufweist, müssen Probleme im Zusammenhang mit der Signalintegrität berücksichtigt werden. Andere Möglichkeiten reichen von logischen Fehlern bis hin zu Problemen im Platinen-Layout.

Das Entwicklerteam weiß, dass sich mit Hilfe der eingebauten „Debug“-Funktionen wertvolle Zeit bei der Fehlerbehebung sparen lässt, und hat sich deshalb dafür eingesetzt, Prüfpunkte für den Logikanalysator in die Platine zu integrieren. Dieser Vorschlag wurde kontrovers diskutiert, da die äußerst dicht

bestückte kompakte Platine keinen Platz für konventionelle Anschlüsse übrig ließ. Da die Entwickler einen Logikanalysator der Serie TLA7AA3 von Tektronix zur Fehlersuche eingesetzt hatten, waren sie in der Lage, eine spezielle gerasterte Kontaktierungsfläche dem verfügbaren Platz anzupassen. Da die Entwickler einen Logikanalysator TLA7AA3 von Tektronix zur Fehlersuche eingesetzt hatten, waren Sie in der Lage, die „Land-Pads“ in der verfügbaren Fläche zu integrieren.

Messaufbau

- Logikanalysator-Hauptsystem TLA7012
- Logikanalysator-Erfassungsmodul TLA7AA3 mit 102 Kanälen
- „Single-Ended“ HD-Logikanalysator-Tastkopf P6860
- iView™-Schnittstelle

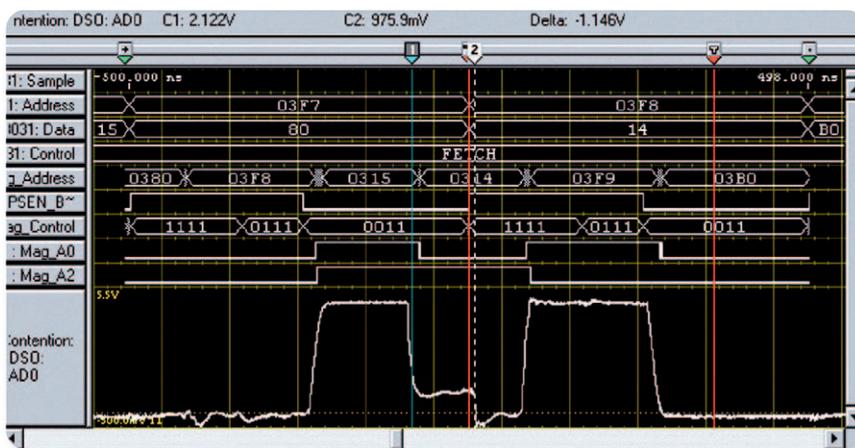
Bei diesem Szenario kommen die Vorzüge des Logikanalysators TLA7AA3 voll zum Tragen, z. B. die Fähigkeit, analoge Signale durch den Logikanalysator-Tastkopf zu leiten, diese Signale mit dem Oszilloskop zu erfassen und sie dann auf dem Bildschirm des Logikanalysators anzuzeigen.

Der Logikanalysator ist so eingestellt, dass er auf den READ-Befehl triggert, der den fehlerhaften Datenwert verursacht.

Ergebnis

Auf dem Bildschirm des Logikanalysators werden die Timing-Signale der ausgewählten Bus-Signale angezeigt und enthüllen das Fehler verursachende Problem. Dank der hohen Auflösung des Messgeräts (125 ps, 8 GHz) ist deutlich zu erkennen, dass hier kein Timing-Problem bei den gelesenen Daten vorliegt (Trace 031:DATA). Dennoch scheint diese Adresse fehlerhaft zu sein, denn es werden gelegentlich Speicherplätze „übersprungen“, was auf einen Fehler im niedrigwertigen Bit – Adresse 0 – hinweist. Dies veranlasst die Ingenieure, eine analoge Darstellung der AD0-Busleitung zu wählen.

Der zeitkorrelierte analoge Kurvenzug am unteren Bildschirmrand entlarvt das wahre Signalintegritätsproblem. Das Oszilloskop TDS6604 erfasst das Signal über den „Single-Ended“ HD-Tastkopf P6860 HD des Logikanalysators und zeigt es anschließend über die iView™-Schnittstelle auf dem Logikanalysator an.



► **Abbildung 10.** Der analoge Kurvenzug enthält einen ungültigen Logikpegel (Cursor 1 und 2), der für die digitalen Probleme im System verantwortlich ist.

In diesem Fall ist der Logikpegel des Signals AD0 (Adresse 0) zum Taktzeitpunkt ungültig. Er ist weder High noch Low. Die Ingenieure vermuten einen Buskonflikt und entdecken, dass aufgrund eines Entwurfsfehlers gleichzeitig zwei Geräte auf derselben Adressleitung angesteuert werden.

Diese Vorgehensweise verdeutlicht, wie sich digitale Timing-Probleme manchmal am besten durch eine Untersuchung der Signale im analogen Bereich aufspüren lassen. Auch das Einplanen von Prüfpunkten ist eine Lektion, die sich hieraus lernen lässt. Ohne die passenden Anschlusspunkte für den Logikanalysator wäre es sehr schwierig geworden, das Signal rein genug zu erfassen und damit die Bus-Verzerrung beurteilen zu können.

Situation II

Bei dem neuen Motherboard für einen Server der nächsten Generation treten unerklärliche intermittierende Probleme auf. Bei niedrigen Taktgeschwindigkeiten arbeitet der erste und zweite Motherboard-Prototyp noch zuverlässig. Wird er jedoch auf die spezifizierte Taktgeschwindigkeit hochgefahren, treten scheinbar zufällige Fehler auf.

Man vermutet hier Probleme im Zusammenhang mit dem Platinen-Layout, was sich mit herkömmlichen Messmitteln aber nur schwer beweisen lässt. Im Terminplan für das Projekt sind lediglich zwei Läufe mit Prototyp-Platinen vorgesehen, doch bis das intermittierende Problem gefunden werden kann, ist womöglich noch ein dritter Prototyp erforderlich. Durch diese zusätzlichen Zeiten und Kosten wird der Erfolg des neuen Produktes gefährdet.

Wie bei den meisten komplexen digitalen Entwicklungen üblich, sind Prüfpunkte für den Logikanalysator auf der Platine vorgesehen. Diese Punkte verfügen über Mictor-Stecker, die mit den Logikanalysator-Tastköpfen der Serie TLA700 kompatibel sind.

Messaufbau

- Logikanalysator-Hauptsystem TLA7012
- Logikanalysator-Erfassungsmodul TLA7AA4 mit 136 Kanälen
- Single-Ended“ HD-Logikanalysator-Tastkopf P6860
- Adapter P6860-HD-Kompression auf Mictor-Stecker
- View™-Schnittstelle
- Digital-Phosphor-Oszilloskop TDS7104

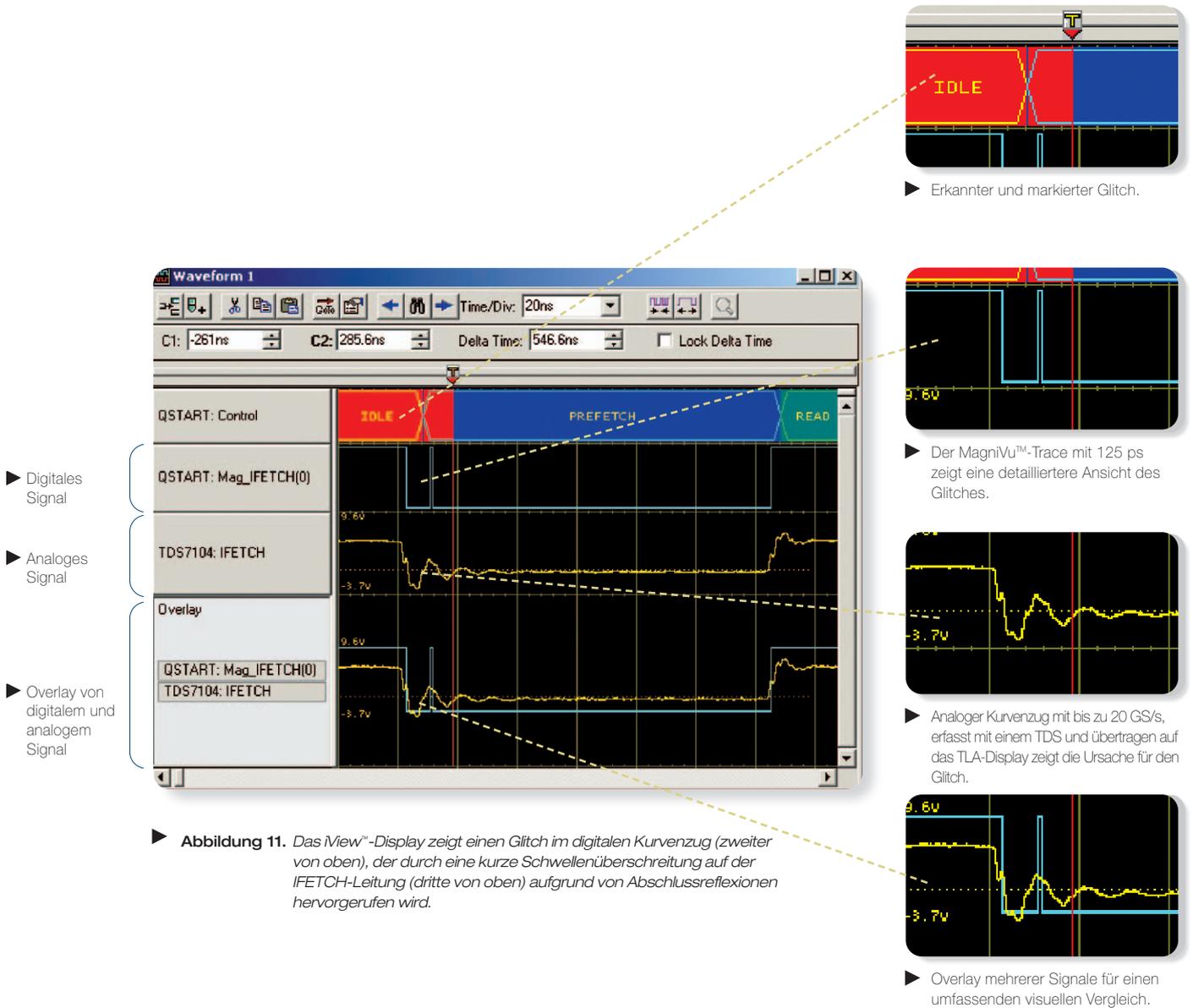
Ergebnis

Intermittierende Probleme werden oft von als Glitches bezeichneten Signalverläufen verursacht, die „eigentlich gar nicht da sein sollten“. Da die Ingenieure dies vermuten, wird das TLA7AA4 mit seinen vielseitigen Funktionen so eingestellt, dass es auf Glitches triggert.

Der Logikanalysator TLA7AA4 erkennt einen Glitch im Pre-Fetch-Zyklus auf einer Signalleitung namens IFETCH. Der Logikanalysator triggert und markiert den Zeitpunkt, an dem der Glitch auftritt. Im Mag_IFETCH-Signal wird eindeutig ein schmaler Puls angezeigt.

Grundlagen der Signalintegrität

► Leitfaden



► **Abbildung 11.** Das iView™-Display zeigt einen Glitch im digitalen Kurvenzug (zweiter von oben), der durch eine kurze Schwellenüberschreitung auf der IFETCH-Leitung (dritte von oben) aufgrund von Abschlussreflexionen hervorgerufen wird.

► Erkannter und markierter Glitch.

► Der MagniVu™-Trace mit 125 ps zeigt eine detailliertere Ansicht des Glitches.

► Analoges Kurvenzug mit bis zu 20 GS/s, erfasst mit einem TDS und übertragen auf das TLA-Display zeigt die Ursache für den Glitch.

► Overlay mehrerer Signale für einen umfassenden visuellen Vergleich.

Dank der hohen Zeitaufösung (125 ps) der MagniVu™-Erfassung wird eine präzise Erfassung der Pulszeit und -dauer sichergestellt.

Der Glitch-Trigger veranlasst außerdem die Datenerfassung auf dem TDS7104-Oszilloskop, die über die iView™-Schnittstelle mit dem Logikanalysator abgestimmt wird. Das Oszilloskop verwendet die iConnect-Messfunktion des Logikanalysators zur Aufzeichnung desselben Signals.

Die resultierende analoge Erfassung wird zentral auf dem Logikanalysatorbildschirm dargestellt und zeigt die wahre Natur

des Glitches. Bei diesem Glitch handelt es sich um eine analoge Verzerrung, die den logischen Schwellenwert kurz überschreitet und dadurch einen gültigen hohen Logikpegel erreicht, der gerade lang genug anhält, um das Glitch-Problem zu verursachen.

Gerüstet mit diesem Verständnis des analogen Problems stellen die Ingenieure fest, dass das Platinenlayout im Bereich dieser Signalleitung mit steigenden Flankengeschwindigkeiten für Abschlussreflexionen anfällig ist. Durch eine Korrektur im Platinenlayout lässt sich das Problem beheben.

Situation III

Ein neuer Workstation-Prototyp ist mit einem PLL-Oszillator ausgerüstet, der als „zero delay“- Taktquelle für dessen Speichersystem konfiguriert ist. Die PLL empfängt ein externes Taktsignal, erfasst es mit der Frequenz und überträgt das Signal dann erneut über das Taktverteilungsnetzwerk an die Speicherelemente. Damit werden alle bekannten Verzögerungen entlang des Verteilungspfades korrigiert.

Dennoch scheint der Speicher gelegentlich falsche Daten zu speichern. Als Ursache hierfür wird ein Timing-Fehler im Takt vermutet, der dafür sorgt, dass die Daten zu einem falschen Zeitpunkt in den Speicher getaktet werden – nämlich schon bevor alle Datenleitungen gültig sind. Welcher Natur ist dieser Timing-Fehler? Und wo liegt sein Ursprung? Die Lösung zu diesem systemweiten Problem hängt von der Antwort auf diese Fragen ab.

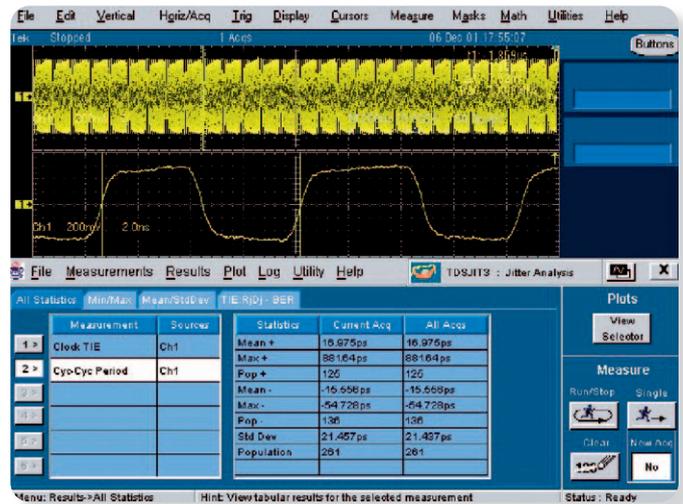
Messaufbau

- Logikanalysator TLA5204
- Logikanalysator-Tastkopf P6418
- Digitalspeicher-Oszilloskop TDS6604
- P7260-Tastkopf mit hoher Bandbreite für das TDS6604
- TDSJIT3-Software für die Jitter- und Timing-Analyse

Ergebnis

Nachdem die digitalen Fehler auf dem Logikanalysator TLA5204 beobachtet wurden, vermuten die Ingenieure eine Instabilität in dem vom PLL-Oszillator kommenden Taktsignal. Obwohl der Fehler intermittierend ist, scheint er nicht komplett zufällig zu sein.

Eine Echtzeit-Jitter-Messung stellt sich als produktivste Lösung heraus. Die Ingenieure schließen einen P7260-Tastkopf an das Taktsignal an, führen mehrere Messungen mit einer Abtastrate von 20 GS/s durch und führen diese in der integrierten TDSJIT3-Anwendung zusammen. Durch den Vergleich der Messungen auf einer Zyklus-zu-Zyklus-Basis mit Hilfe der Cyc-Cyc-Periodenmessung und der Zyklustrendfunktion des TDSJIT3 wird deutlich, dass das PLL-Signal die meiste Zeit in seiner Frequenztoleranz liegt, gelegentlich jedoch darüber hinaus springt, um damit einen Frequenzdrift auszugleichen. In Abbildung 12 beträgt der Fehler innerhalb eines 7,5 ns-Zyklus annähernd 1 ns.



► **Abbildung 12.** Dieser TDSJIT3 Messbildschirm enthält mehrere miteinander verkettete, mit einer Abtastrate von 20 GS/s erfassten Jitter-Messungen. Zu sehen ist ein PLL-Signal mit einem Fehler von fast 1 ns innerhalb eines 7,5 ns-Zyklus.

Eine Echtzeit-Jitter-Messung stellt sich als produktivste Lösung heraus. Die Ingenieure schließen einen P7260-Tastkopf an das Taktsignal an, führen mehrere Messungen mit einer Abtastrate von 20 GS/s durch und führen diese in der integrierten TDSJIT3-Anwendung zusammen. Durch den Vergleich der Messungen auf einer Zyklus-zu-Zyklus-Basis mit Hilfe der Cyc-Cyc-Periodenmessung und der Zyklustrendfunktion des TDSJIT3 wird deutlich, dass das PLL-Signal die meiste Zeit in seiner Frequenztoleranz liegt, gelegentlich jedoch darüber hinaus springt, um damit einen Frequenzdrift auszugleichen. In **Abbildung 12** beträgt der Fehler innerhalb eines 7,5 ns-Zyklus annähernd 1 ns.

Eine zweite TDSJIT3-Funktion hilft bei der genauen Ursachenbestimmung für dieses Verhalten des PLL. Durch Einsatz des FFT-Tools stellt sich heraus, dass bei 120 kHz eine unerwartete Energiespitze auftritt. Durch einen kurzen Blick auf das Systemschaltbild zeigt sich, dass es sich hierbei um die Frequenz des Schaltnetzteils des Systems handelt. Mit diesem Wissen ist es nicht weiter schwierig, die störende Frequenz aus dem Versorgungsanschluss des PLL herauszufiltern.

Grundlagen der Signalintegrität

► Leitfaden

Zusammenfassung

Signalintegritätsmessungen sind zu einem wichtigen Schritt in der Entwicklung von Digitalsystemen geworden. In den schnellen modernen Systemen kann selbst der kleinste Timing-Fehler auf dem Controller-Datenbus sich den ganzen Weg durch das System übertragen und schließlich als Fehler auf einem seriellen E/A-Bus auftreten. Die Entwicklungsingenieure sind dafür verantwortlich, diesen Problemen auf den Grund zu gehen und sie überall im System zu beheben.

Hierzu werden leistungsstarke Messgeräte benötigt, die über die entsprechende Bandbreite sowie Zeit sparende Funktionen verfügen, um Verzerrungen von Hochgeschwindigkeitssignalen präzise messen zu können. Zu den geeigneten Messmitteln gehören Digitaloszilloskope, Logikanalysatoren, Tastköpfe mit hoher Wiedergabetreue sowie die entsprechende Analysesoftware.

Mittlerweile sind innovative Messlösungen wie beispielsweise HD-Kompressionstastköpfe, anwendungsspezifische Jitter-Software und integrierte Anzeige von Logikanalysator- und Oszilloskop-Signalen verfügbar, die dem Entwicklungsingenieur dabei helfen, Probleme mit der Signalintegrität schnell und präzise aufzuspüren. Anhand dieser leistungsstarken Messmittel lassen sich Fehler schneller orten und zur Fehlerquelle zurückverfolgen.

Bis vor kurzem waren unbemerkt gebliebene Signalintegritätsprobleme sehr häufig die Ursache für Verzögerungen im Zeitplan und für mangelnde Zuverlässigkeit von neuen Digitalprodukten. Jetzt haben die Entwickler die richtigen Messgeräte zur Hand, um selbst die größten Herausforderungen in punkto Signalintegrität zu meistern.

Grundlagen der Signalintegrität

► Leitfaden

Tektronix-Kontaktinformationen:

ASEAN/Australien und Pazifischer Raum/Pakistan (65) 6356 3900
Balkanländer, Israel, Südafrika und andere ISE-Länder +41 52 675 3777
Belgien 07 81 60166
Brasilien und Südamerika 55 (11) 3741-8360
Dänemark +45 80 88 1401
Deutschland +49 (221) 94 77 400
Finnland +41 52 675 3777
Frankreich und Nordafrika +33 (0) 1 69 86 81 81
Großbritannien und Irland +44 (0) 1344 392400
Hongkong (852) 2585-6688
Indien (91) 80-22275577
Italien +39 (02) 25086 1
Japan 81 (3) 6714-3010
Kanada 1 (800) 661-5625
Luxemburg +44 (0) 1344 392400
Mexiko, Mittelamerika und Karibik 52 (55) 56666-333
Mittelosteuropa, Ukraine und Baltische Länder +41 52 675 3777
Mitteuropa und Griechenland +41 52 675 3777
Naher Osten, Asien und Nordafrika +41 52 675 3777
Niederlande 090 02 021797
Norwegen 800 16098
Österreich +41 52 675 3777
Polen +41 52 675 3777
Portugal 80 08 12370
Republik Korea 82 (2) 528-5299
Russland, GUS und Baltikum 7 095 775 1064
Spanien (+34) 901 988 054
Schweden 020 08 80371
Schweiz +41 52 675 3777
Südafrika +27 11 254 8360
Taiwan 886 (2) 2722-9622
USA 1 (800) 426-2200
Volksrepublik China 86 (10) 6235 1230

In anderen Regionen wenden Sie sich unter der folgenden Nummer an Tektronix, Inc.: 1 (503) 627-7111
Zuletzt aktualisiert am 15. Juni 2005

Die neuesten Produktinformationen finden Sie im Internet unter www.tektronix.com

Product(s) are manufactured in ISO registered facilities.



Copyright © 2005, Tektronix. Alle Rechte vorbehalten. Tektronix-Produkte sind durch erteilte und angemeldete US- und Auslandspatente geschützt. Die Informationen in dieser Broschüre machen Angaben in allen früheren Unterlagen hinfällig. Änderungen der Spezifikationen und der Preisgestaltung vorbehalten. TEKTRONIX und TEK sind eingetragene Warenzeichen der Tektronix, Inc. Alle anderen hier erwähnten Handelsnamen sind Dienstleistungsmarken, Warenzeichen oder eingetragene Warenzeichen der jeweiligen Markeninhaber.

11/05 FLG/WOW

55G-15465-4

Tektronix
Enabling Innovation